

JP05119749 A

LIQUID CRYSTAL DISPLAY DEVICE

NEC CORP

Inventor(s): ;NEMOTO MASARU

Application No. 03309710 JP03309710 JP, Filed 19911029,A1 Published 19930518

Abstract: PURPOSE: To obtain the liquid crystal display device which need not be varied in display timing and eliminates the need for a memory buffer for timing variation by placing a digital data enlargement and center arrangement part at the input/output part of a video buffer memory.

CONSTITUTION: Image data written in the video buffer memory 1 are read in by an image timing control part 3 and sent as a data sequence to a liquid crystal panel 4. At this time, the address signal generated by the image timing control part 3 is converted by a digital data enlarging part 2 into an address indicating a point corresponding to the video buffer memory 1 for a 640 □ 480-dot screen to access the video buffer memory 1. Consequently, the image timing control part 3 considers that there is a video buffer memory with 800 □ 600-dot capacity, Actually, the video buffer memory 1 has 640 □ 480-dot capacity and the same contents are read in several addresses.

COPYRIGHT: (C)1993,JPO&Japio

Int'l Class: G09G00336; G02F001133 G06F003147

Patents Citing this One: No US, EP, or WO patents/search reports have cited this patent.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-119749

(43)公開日 平成5年(1993)5月18日

| (51)Int.Cl. <sup>5</sup> | 識別記号  | 庁内整理番号    | F I | 技術表示箇所 |
|--------------------------|-------|-----------|-----|--------|
| G 0 9 G 3/36             |       | 7926-5G   |     |        |
| G 0 2 F 1/133            | 5 0 5 | 7820-2K   |     |        |
| G 0 6 F 3/147            |       | L 7165-5B |     |        |

審査請求 未請求 請求項の数3(全 8 頁)

(21)出願番号 特願平3-309710

(22)出願日 平成3年(1991)10月29日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 根本 優

東京都港区芝五丁目7番1号 日本電気株式会社内

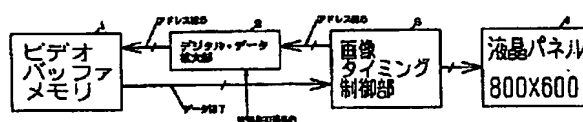
(74)代理人 弁理士 菅野 中

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 表示域の広い液晶画面にそれより狭い画像を付加メモリの使用をできるだけ少なくして、表示域いっぱいに表示する。

【構成】 画像データを蓄積するビデオ・バッファ・メモリ1と画像タイミング制御部3との間にデジタル・データ拡大部2を配置し、画像タイミング制御部3にあたかも液晶パネル4の表示域分のメモリがあるかのように見せかけることによって、拡大表示を行う。



**【特許請求の範囲】**

**【請求項1】** 画像を表示する液晶表示部と、  
画像をデジタル・データとして蓄積するためにパラレル入出力を一つ有するRAMを用いたビデオ・バッファ・メモリ部と、  
その画像のデジタル・データを液晶表示部に適した信号タイミングに変換する画像タイミング制御部と、  
ビデオ・バッファ・メモリ部と画像タイミング制御部の間に設けられ、ビデオ・メモリ・バッファのデジタル・データを液晶表示部の表示画素数に合わせるように拡大を行うデジタル・データ拡大部とを有することを特徴とする液晶表示装置。

**【請求項2】** デジタル・データ拡大部の垂直方向のドット数を計数する垂直カウンタと、  
水平方向のドット数を計数する水平カウンタと、  
拡大すべき水平ラインを判断する垂直方向拡大検知部と、  
拡大すべきドットを判断する水平方向拡大検知部と、垂直方向の拡大に使用する水平ビデオ・データ・バッファを備えたシリアル・デジタル・データ拡大部を有することを特徴とする請求項1に記載の液晶表示装置。

**【請求項3】** デジタル・データ拡大部に代えて、ビデオ・メモリ・バッファのデジタル・データを液晶表示部の表示画素数に合わせて、画面の中心に1ドット・データを1画素に対応させる表示を行うための表示変換を行うデジタル・データ中心配置部を有することを特徴とする請求項1に記載の液晶表示装置。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は情報処理装置の画像表示装置に関し、特に液晶表示装置に関する。

**【0002】**

**【従来の技術】** 従来、この種の液晶表示装置で画像の拡大・中心配置を行うには、画像タイミング制御部の出力において、表示タイミングを変換して、拡大を行っていた。

**【0003】**

**【発明が解決しようとする課題】** 従来の技術では表示タイミングの変換のために出力側に一画面分のメモリ・バッファを設ける必要がある。また、画像タイミング制御部のプログラムを変更し、変換表示のための十分な時間余裕を作り出さなければならない。

**【0004】** 本発明の目的は、表示タイミングを変更することなく、拡大及び中心配置表示をするために、入力側に変換機構を有する液晶表示装置を提供することにある。

**【0005】**

**【課題を解決するための手段】** 上記目的を達成するため、本発明による液晶表示装置においては、画像を表示する液晶表示部と、画像をデジタル・データとして蓄積

するためにパラレル入出力を一つ有するRAMを用いたビデオ・バッファ・メモリ部と、その画像のデジタル・データを液晶表示部に適した信号タイミングに変換する画像タイミング制御部と、ビデオ・バッファ・メモリ部と画像タイミング制御部の間に設けられ、ビデオ・メモリ・バッファのデジタル・データを液晶表示部の表示画素数に合わせるように拡大を行うデジタル・データ拡大部とを有するものである。

**【0006】** また、デジタル・データ拡大部の垂直方向のドット数を計数する垂直カウンタと、水平方向のドット数を計数する水平カウンタと、拡大すべき水平ラインを判断する垂直方向拡大検知部と、拡大すべきドットを判断する水平方向拡大検知部と、垂直方向の拡大に使用する水平ビデオ・データ・バッファを備えたシリアル・デジタル・データ拡大部を有するものである。

**【0007】** また、デジタル・データ拡大部に代えて、ビデオ・メモリ・バッファのデジタル・データを液晶表示部の表示画素数に合わせて、画面の中心に1ドット・データを1画素に対応させる表示を行うための表示変換を行うデジタル・データ中心配置部を有するものである。

**【0008】**

**【作用】** 画像タイミング制御部にあたかも液晶パネル4の表示部分のメモリがあるかのように見せかけることによって、拡大表示を行う。

**【0009】**

**【実施例】** 次に本発明について、図面を参照して実施例を説明する。

**【0010】** 図1は、本発明の一実施例の模式図であり、800×600ドットのパネルに640×480ドットのデータを拡大表示する場合を示す。ビデオ・バッファ・メモリ1に書き込まれている画像データは、データ線7を通じて画像タイミング制御部3によって読み込まれ、液晶パネル4にデータ・シーケンスとして送られる。

**【0011】** このとき、画像タイミング制御部3よりアドレス線6に発生されるアドレス信号は、デジタル・データ拡大部2に640×480ドット画面分のビデオ・バッファ・メモリ1の対応する点を示すアドレスに変換され、変換許可信号8を発し、アドレス線5を通じて変換されたアドレスでビデオ・バッファ・メモリ1は、アクセスされる。

**【0012】** これにより、画像タイミング制御部3は、800×600ドットの容量のビデオ・バッファ・メモリが存在するものとみなすことができる。実際には、ビデオ・バッファ・メモリ1には、640×480ドット分の容量しかなく、いくつかの近接するアドレスにおいて同じ内容が読み込まれることとなり、図2のような拡大前の画像9は、拡大後の画像10のように拡大された画像が得られる。

【0013】図3は、図1にさらにCPU12、画像書込部11を加えて、画像がビデオ・バッファ・メモリ1に書き込まれる様子を示す模式図である。画像書込部11は、640×480ドット用のものである。ここにおける従来とのタイミング等の変換は必要とされない。つまり、今までのソフトウェアが何の支障もなしに使用できる。

【0014】図4は、デジタル・データ拡大部2の詳細模式図である。アドレス分解部23は、アドレス24をアドレス・オフセット18とx座標19とy座標20に分ける。x座標変換部14と、y座標変換部15は、以降に述べる変換を行う。x座標、y座標は、画面の左上端を(0, 0)とした整数で表される。アドレス生成部13は、変換されたx座標と変換されたy座標とを組み合わせ、アドレス・オフセット18を足して変換されたアドレス17を作り出す。

【0015】アドレス・オフセット18は、通常、アドレスの上位ビット列として上位25と下位24とに切り離すことができるので、実際に回路を構成する場合に、図5のように構成できることが多い。

【0016】変換許可信号8は、図2のような拡大が好ましくないような画像のとき、図6のように液晶画面域27に対し、その一部の表示領域26に表示を行うため、また800×600ドットのデータを表示するために入力される。

【0017】図4にて行われるアドレス信号21の変換式は、以下の通りである。

【0018】変換後のx座標 =  $\text{Int} \left( \text{変換前のx座標} 19 \times (\text{変換前のx座標最大値} + 1) \div (\text{変換後のx座標最大値} + 1) \right)$

或いは変換許可信号8が変換を許可しなければ変換前のx座標

【0019】変換後のy座標 =  $\text{Int} \left( \text{変換前のy座標} 20 \times (\text{変換前のy座標最大値} + 1) \div (\text{変換後のy座標最大値} + 1) \right)$

或いは変換許可信号8が変換を許可しなければ変換前のy座標

【0020】 $\text{Int}()$  は、切り捨てによる整数化を意味する。640×480ドット画面用データを800×600のドット表示に変換する場合、 $(\text{変換前のx座標最大値} + 1) \div (\text{変換後のy座標最大値} + 1)$  は  $600 \div 800 = 4/5$  となる。

【0021】図7は、ビデオ・バッファ・メモリ28がシリアル出力とパラレル入出力の両方を持つビデオRAMである場合の模式図である。図1とはデジタル・データ拡大部29の構成が変わっている。

【0022】図8は、そのビデオRAMが使用されるとき、そのデジタル・データ拡大部29の詳細模式図である。ここには1ライン分(640×480ドットでは640画素分)のライン・バッファ32を設けてあり、垂直方

向への引き延ばしのためのデータを格納する。以下における数値例は、全て640×480ドット画面データを800×600ドットに拡大する場合のものを示す。

【0023】ビデオ・バッファ・メモリ28のシリアル出力はパルス信号42によって呼び出される。このパルス信号42によって水平ドット・カウンタ35は、 $1/4 (= 800/640 - 1)$  ずつ足されてゆき、これの1の位に繰り上がりが発生した場合に同じデータを重ねて送り、ビデオ・バッファ・メモリ28へ送られるパルス信号36は、その部分引き延ばされ、データを出力させない。800ドット・キャリー信号を出力する水平ドット・カウンタ35は、800で溢れを起こし、その溢れによって垂直拡大検知部34内の垂直カウンタは、 $1/4 (= 600/480 - 1)$  ずつ足されていき、これの1の位に繰り上がりが発生した場合にその回のビデオ・バッファ・メモリ28の出力列(シーケンス)は、ライン・バッファ32に格納され、その次のラインではビデオ・バッファ・メモリ28にパルスを全く与えず、このライン・バッファ32から、データは、制御部31へ出力される。図中、37はシリアルデータ、38は水平ラインバッファ制御信号、39はシリアルデータ出力、40、41はそれぞれ垂直、水平拡大制御信号である。

【0024】図9は、デジタル・データ拡大部2の代りに、表示画面の中心にビデオ・バッファ・メモリ1の内容と、実際の表示画素を一对一対応させた表示を行うためのデジタル・データ中心配置部44を配した模式図を示す。以下における数値例は、全て640×480ドット画面データを800×600ドットに拡大する場合のものを示す。

【0025】図10は、デジタル・データ中心配置部44の詳細模式図を示す。x座標変換部47は、アドレス分解部16からの入力を受けてx座標19-80を計算し、出力し、アドレス生成部57は、それが一値あるいは640以上の場合、範囲外検知信号56をアクティブにする。y座標変換部48は、y座標20-60を計算し、出力し、アドレス生成部57は、それが一値あるいは480以上の場合、範囲外検知信号56をアクティブにする。

【0026】範囲外検知信号56をアクティブにしない状態のとき、アドレス生成部57は、x座標19-80とy座標20-60とアドレス・オフセット18を組み合わせ、変換されたアドレス15を作り出す。画素データ切り替え部46は、範囲外検知信号56がアクティブなとき、つまり、データ表示範囲外の画素データを求められているとき、あらかじめ定められた範囲外用の画素データを出力し、範囲外検知信号56がアクティブでないとき、ビデオ・バッファ・メモリ1の出力をそのまま画素データとして変換されたデータ線45に出力する。

【0027】図11は、シリアル・デジタル・データ拡

大部 29 の代りに、表示画面の中心にビデオ・バッファ・メモリ 1 の内容と、実際の表示画素を一対一対応させた表示を行うためのシリアル・デジタル・データ中心配置部 49 を配した模式図を示す。以下における数値例は、全て 640×480 ドット画面データを 800×600 ドットに拡大する場合のものを示す。

【0028】図 12 は、シリアル・デジタル・データ中心配置部 49 の詳細模式図を示す。水平範囲外検知部 52 は、水平方向のドット数が 0～79 のときと、720～799 のとき、水平範囲外検知信号 51 をアクティブにする。

【0029】垂直範囲外検知信号 53 は、水平ドットカウンタ 35 が 800 ドットをカウントする毎に 1 つカウントアップされ、599 を数えた後にクリアされるカウンタであり、そのカウンタは垂直ドット数を示している。この垂直ドット数が 0～59 のときと 540～599 のとき、垂直範囲外検知信号 54 をアクティブにする。

【0030】シリアル・デジタル・データ中心配置部 50 は、水平範囲外検知信号 51 または垂直範囲外検知信号 54 がアクティブのときは、入力パルス 42 が来ても、出力パルス 36 を出力しない。そしてシリアル出力データ 39 は、シリアル・デジタル・データ中心配置制御部 50 の中で定義されている画面範囲外エリア用の画素データを出力する。これにより、800×600 ドット画面の中心に 640×480 ドット分の画素データを配置することができる。

【0031】図 13 は、デジタル・データ拡大部 2 とデジタル・データ中心配置部 44 を同時に備えた場合の模式図を示す。拡大許可信号 58 がアクティブな場合、デジタル・データ拡大部 2 が働き、デジタル・データ中心配置部 44 は機能を停止する。拡大許可信号 58 がアクティブでない場合、その逆となる。これで、拡大表示をしない場合には画面の中心に表示を行うことができる。

【0032】図 14 は、シリアル・デジタル・データ拡大部 29 と、シリアル・デジタル・データ中心配置部 49 とを同時に備えた場合の模式図を示す。拡大許可信号 58 がアクティブな場合、シリアル・デジタル・データ拡大部 29 が働き、シリアル・デジタル・データ中心配置部 44 は機能を停止する。拡大許可信号 58 がアクティブでない場合、その逆となる。これで、ビデオ RAM を使ったビデオ・バッファ・メモリを使う場合でも、拡大表示をしない場合には画面の中心に表示を行うことができる。

【0033】

【発明の効果】以上説明したように本発明は、デジタル・データ拡大及び中心配置部をビデオ・バッファ・メモリの入出力部に置くことで、従来の画像タイミング制御部の後段にデジタル・データ拡大部を置く方式よりも、タイミング変換のための一画面分のメモリ・バッファを

置く必要がなく、画像出力タイミングもいままで通りのものを使用できるという効果を有する。

【0034】また、拡大が好ましくない画像を表示するとき、拡大許可信号を用いて、中心配置表示に切り替えることができるという効果を有する。

【図面の簡単な説明】

【図 1】RAM を使用した場合の本発明の実施例を示すブロック図である。

【図 2】拡大前と拡大後の表示の様子を示す図である。

【図 3】画像を書き込む様子の説明図である。

【図 4】デジタル・データ拡大部の詳細図である。

【図 5】アドレスの上位を独立させたデジタル・データ拡大部の詳細図である。

【図 6】変換許可信号により拡大を行わない場合の表示の様子を示す図である。

【図 7】ビデオ RAM を使用した場合の本発明の実施例を示すブロック図である。

【図 8】シリアル・デジタル・データ拡大部の詳細図である。

【図 9】RAM を使用した場合の中心配置表示の実施例を示す図である。

【図 10】デジタル・データ中心配置部の詳細説明図である。

【図 11】ビデオ RAM を使用した場合の中心配置表示の実施例を示すブロック図である。

【図 12】シリアル・デジタル・データ中心配置部の詳細説明図である。

【図 13】デジタル・データ拡大部とデジタル・データ中心配置部を同時に設置した場合の本発明の実施例を示すブロック図である。

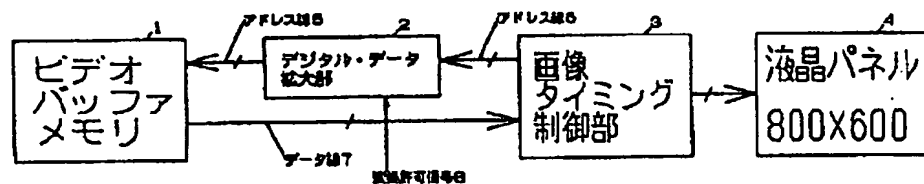
【図 14】シリアル・デジタル・データ拡大部とシリアル・デジタル・データ中心配置部を同時に設置した場合の本発明の実施例を示すブロック図である。

【符号の説明】

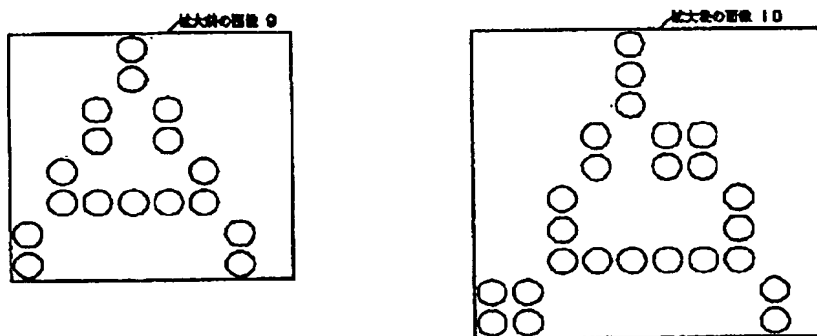
- 1 ビデオ・バッファ・メモリ
- 2 デジタル・データ拡大部
- 3 画像タイミング制御部
- 4 液晶パネル
- 5, 6 アドレス線
- 7 データ線
- 8 変換許可信号
- 9 拡大前の画像
- 10 拡大後の画像
- 11 画像書込部
- 12 CPU
- 13 アドレス生成部
- 14 x 座標変換部
- 15 y 座標変換部
- 16 アドレス分解部
- 17 変換されたアドレス

- |                       |                         |
|-----------------------|-------------------------|
| 18 アドレスオフセット          | 40 垂直拡大検知信号             |
| 19 x座標                | 41 水平拡大検知信号             |
| 20 y座標                | 42 入力パルス                |
| 21 アドレス               | 43 800ドット・キャリー信号        |
| 22 アドレス生成部            | 44 デジタル・データ中心配置部        |
| 23 アドレス分解部            | 45 変換されたデータ線            |
| 24 アドレスの下位            | 46 画素データ切り替え部           |
| 25 アドレスの上位            | 47 x座標変換部               |
| 28 ビデオ・バッファ・メモリ       | 48 y座標変換部               |
| 29 シリアル・デジタル・データ拡大部   | 49 シリアル・デジタル・データ中心配置部   |
| 31 シリアル・デジタル・データ拡大制御部 | 50 シリアル・デジタル・データ中心配置制御部 |
| 32 水平ライン・バッファ         | 51 水平範囲外検知信号            |
| 33 水平拡大検知部            | 52 水平範囲外検知部             |
| 34 垂直拡大検知部            | 53 垂直範囲外検知部             |
| 35 水平ドットカウンタ          | 54 垂直範囲外検知信号            |
| 36 出力パルス              | 55 拡大許可信号の論理反転部         |
| 37 シリアル・データ           | 56 範囲外検知信号              |
| 38 水平ライン・バッファ制御信号     | 57 アドレス生成部              |
| 39 シリアル出力データ          |                         |

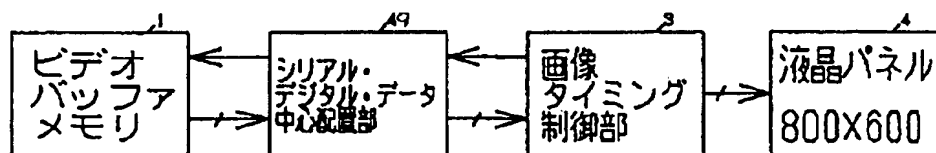
【図1】



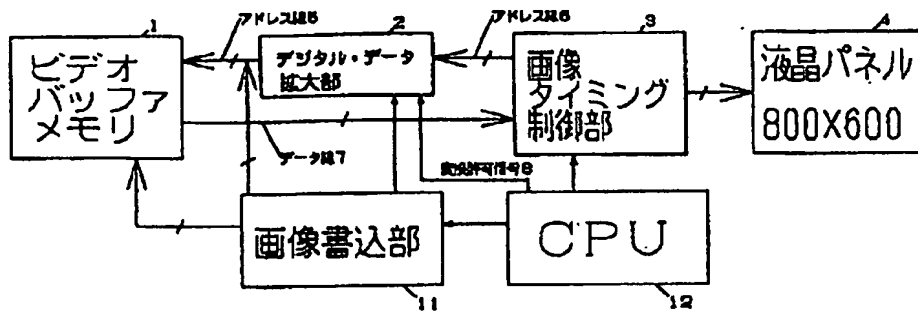
【図2】



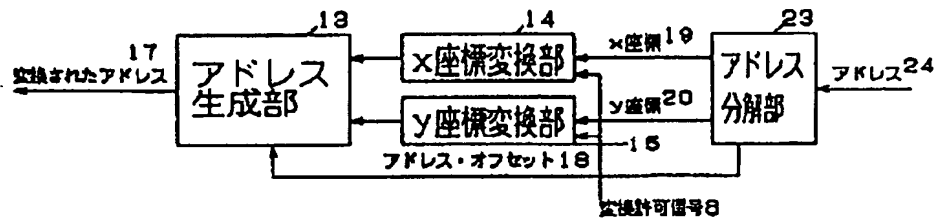
【図11】



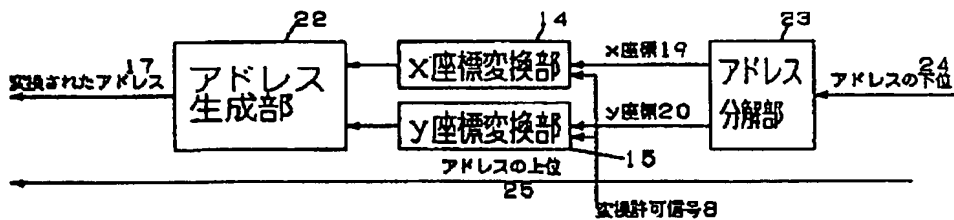
【図3】



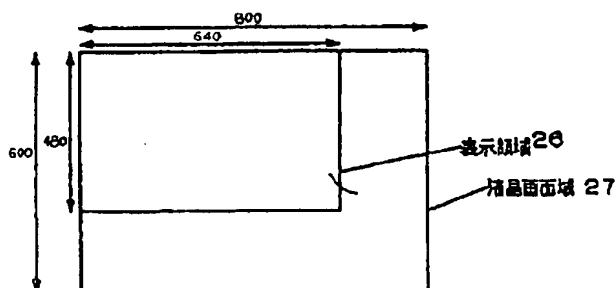
【図4】



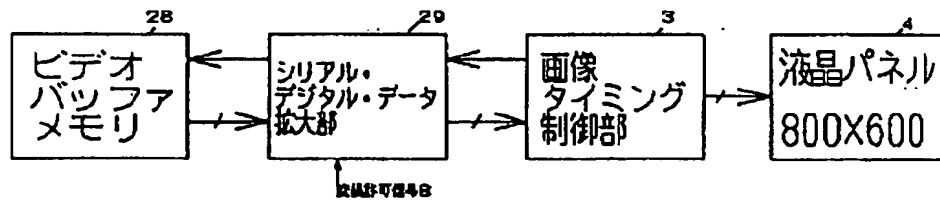
【図5】



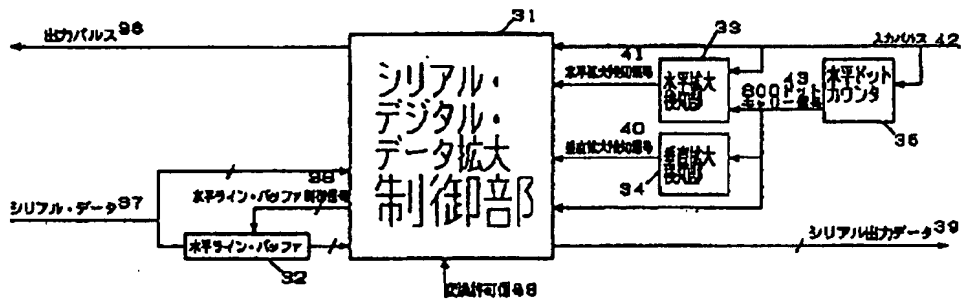
【図6】



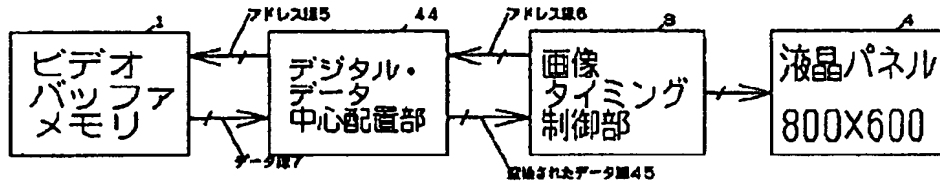
【図7】



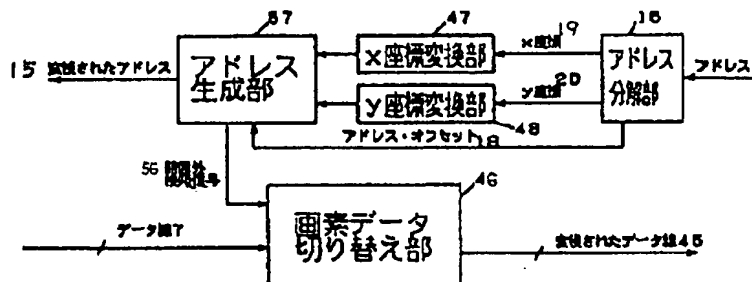
【図8】



【図9】

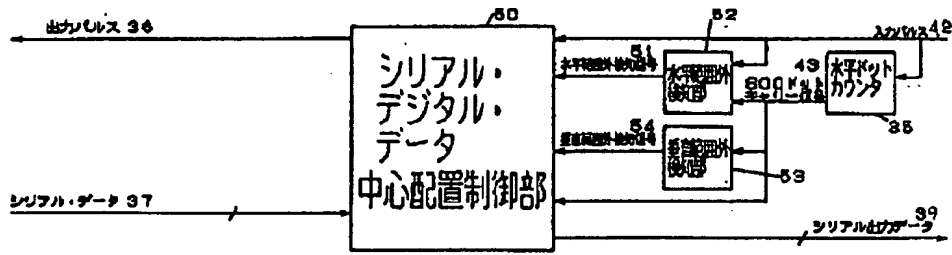


【図10】

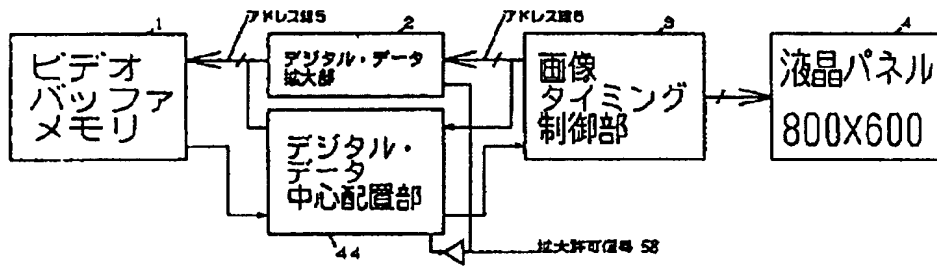




【図12】



【図13】



【図14】

